

А. Д. Азаров, д.т. н., проф.; А. А. Решетник, аспирант.

МАТЕМАТИЧЕСКАЯ МОДЕЛЬ КОМПАРАТОРА С РЕГУЛИРОВАННОЙ ЧУВСТВИТЕЛЬНОСТЬЮ ДЛЯ БЫСТРОДЕЙСТВУЮЩЕГО МНОГОРАЗРЯДНОГО АЦП С ВЕСОВОЙ ИЗБЫТОЧНОСТЬЮ

Предложена математическая модель компаратора с регулируемой чувствительностью для быстродействующего многоуровневого АЦП с весовой избыточностью.

Ключевые слова: АЦП, ИПСИ (избыточные позиционные системы исчисления), регулирование чувствительности, компаратор.

Введение

Традиционно АЦП последовательного приближения относят к устройствам среднего быстродействия. Вместе с тем, использование позиционных систем исчисления с весовой избыточностью при построении АЦП последовательного приближения высокого разрешения (12 - 18 двоичных разрядов) позволяет значительно сократить время уравнивания, т.е. повысить быстродействие прибора [1]. При этом значительную роль играют два аспекта: уровень весовой избыточности, которая позволяет во время последовательного приближения компенсировать динамические погрешности I и II рода [2] и за счет этого значительно (на порядок и больше) сократить продолжительность такта; а также чувствительность и быстродействие компаратора, который при этом используется. Для традиционных АЦП чувствительность компаратора, как правило, на всех тактах задается постоянной и должна отвечать половине младшего кванта. Тем не менее, для АЦП с весовой избыточностью такой принцип есть нерациональным. В этом случае чувствительность компаратора на старших тактах может быть низкой, вместе с тем, продолжительность такта уравнивания минимальной. На младших, наоборот, чувствительность должна быть высокой, а продолжительность такта увеличенной.

Актуальность

Регулирование чувствительности компаратора дает возможность дополнительно существенным образом (на порядок и больше) повысить быстродействие АЦП последовательного приближения с весовой избыточностью и высоким разрешением [3] даже сравнительно с подходом, который предложено в [1]. Чувствительность компаратора - это минимальная разность значений аналоговых величин, при котором происходит однозначный переход в другой логический стан на выходе. Таким образом есть два значения чувствительности: одно при переходе с 0 в 1, другое при переходе с 1 в 0. Если пренебречь смещением нуля, то по умолчанию оба эти значения одинаковые, но при этом имеют разные знаки. Введение весовой избыточности в разрядную сетку АЦП позволяет, благодаря регулированию чувствительности схемы сравнения, использовать сменную продолжительность тактов уравнивания для повышения быстродействия. Вместе с тем указанные подходы являются нетрадиционными, новыми и требуют дополнительных исследований, особенно в направлении определения функции зависимости чувствительности схемы сравнения и ее быстродействия от разности значений входных аналоговых сигналов. Поэтому тема статьи, посвященная анализу математической модели компаратора с регулируемой чувствительностью для быстродействующих многоуровневых АЦП последовательного приближения с весовой избыточностью, которая в комплексе связывает чувствительность компаратора с его быстродействием и продолжительностью тактов

Наукові праці ВНТУ, 2008, № 1

уравновешивания АЦП, есть актуальной.

Цель

Целью исследований является повышение быстродействия АЦП последовательного приближения путем использования схемы сравнения с регулируемой чувствительностью.

Задачи

В соответствии с указанной целью формулируются такие задачи:

1. Анализ статической поразрядной характеристики схемы сравнения с учетом зоны нечувствительности, в частности, гистерезиса и шумов.
2. Построение математической модели ССТ (схемы сравнения токов) с учетом коэффициента передачи как функции разностного входного сигнала.
3. Исследование зависимости динамических характеристик схемы сравнения с регулируемой чувствительностью, в частности, продолжительности переходного процесса на разных тактах уравновешенности, в зависимости от изменения зоны нечувствительности.

Решение задач

Весовая избыточность возникает при условии определенных соотношений между весами разрядов [1]. Для этого надо, чтобы в разрядной сетке системы исчисления сумма весов младших разрядов должна быть больше чем вес старшего i -го разряда, т.е. $Q_i < \sum_{j=0}^{i-1} Q_j$.

Примером системы исчисления с весовой избыточностью, в частности, есть система, в которой $Q_i = Q_{i-1} + Q_{i-2}$ (числа Фибоначчи) [4] или когда отношение весов соседних разрядов $Q_i / Q_{i-1} = \alpha$. При этом, если $\alpha \approx 1.618$ и $\alpha^i = \alpha^{i-1} + \alpha^{i-2}$ то это система исчисления на основе «золотой пропорции».

Структурная схема АЦП поразрядного уравновешивания с весовой избыточностью и переменной продолжительностью тактов уравновешивания несколько отличается от структуры АЦП, которая рассматривалась в [1]. Она должна содержать схему сравнения (СС) с регулируемой чувствительностью и генератор импульсов регулируемой продолжительности (ГИРП) для задания разной продолжительности тактов уравновешивания. На рис. 1 приведена структурная схема такого АЦП для ИПСИ $\{0, 1\}$.

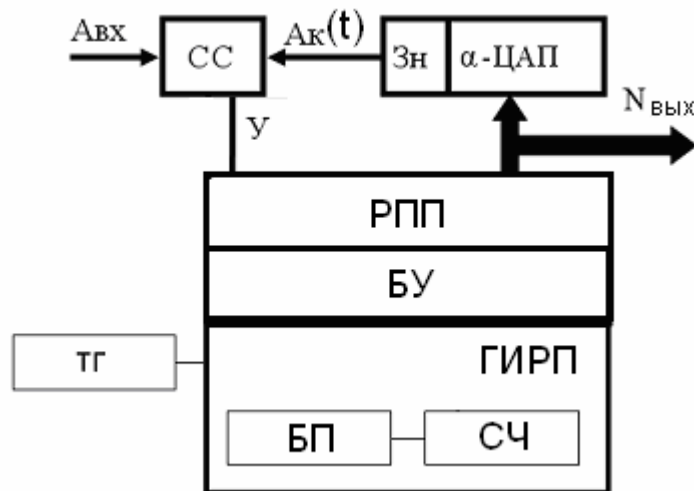


Рис. 1. Структурные схемы быстродействующего поразрядного АЦП с изменяемой продолжительностью такта уравновешивания на базе ИПСИ $\{0, 1\}$

Здесь ГИРП содержит ТГ – тактовый генератор, БП – блок памяти и СИ – счетчик импульсов. Здесь α – ЦАП имеет весовую избыточность; БК-блок управления; ЛБ-логический блок для формирования исходного кода $N_{\text{блх}}$. Целесообразно указать, что при этом цифровой эквивалент исходного кода $N_{\text{блх}}$ определяется как результат преобразования A_{ex} в $\sum_{i=0}^{n-1} a_i Q_i$, где a_i – значение i -го разряда $a_i \in \{1, 0\}$.

Следует отметить, что построение многоразрядных (12-18 двоичных разрядов) быстродействующих аналого-цифровых преобразователей поразрядного уравнивания довольно сложная задача. Это связано с тем, что вес младшего разряда такого АЦП должен быть довольно мал. И вдобавок значительное влияние на работу схемы имеют динамические погрешности первого и второго рода, а также шумы. Например, в АЦП с количеством разрядов $n=18$ и диапазоном входного сигнала $D_{\text{ex}} = \pm 2,5B$ разрешение равняется 262144 квантов, а значение младшего кванта при этом 19 мкВ [5, 6]. Вместе с тем в данном случае чувствительность должна быть не хуже чем половина младшего кванта. Тем не менее серийные компараторы обеспечивают чувствительность по напряжению на уровне $U_{\text{min}} = 5 \text{ мВ}$ при задержке срабатывания $t_{\text{max}} = 4 \text{ нс}$ [7 - 10].

Благодаря применению изменяемой продолжительности тактов уравнивания можно достичь значительного сокращения общего времени уравнивания. На рис. 2. показана диаграмма уравнивания для ускоренного [1] аналого-цифрового преобразования с изменяемой продолжительностью тактов для $\alpha = 1,618$ и $n = 7$. В этом случае на старших тактах уравнивания разность между входным и компенсирующим сигналом $\Delta A(t) = A_{\text{ex}}(t) - A_{\text{к}}(t)$ потенциально может быть больше, на младших же тактах значения этой разности уменьшается. Соответственно чувствительность схемы сравнения должна постепенно возрастать от старших тактов $((n-1), (n-2), \dots)$ к младшим тактам $(\dots, 1, 0)$ [11].

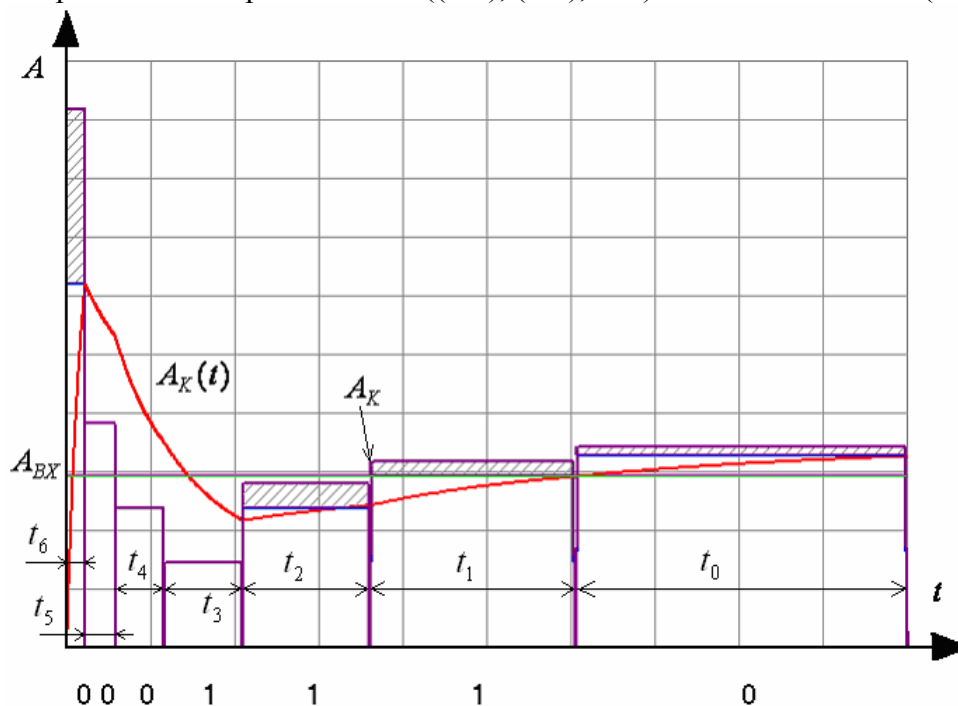


Рис. 2. Диаграмма уравнивания для форсированного преобразования с изменяемой продолжительностью тактов

При этом продолжительность такта для старшего (n-1)-го разряда может быть минимальной, а для младшего (нулевого) максимальной. Время уравнивания определяется как:

$$T_{\text{урав.изм.}} = \sum_{i=0}^{n-1} t_{Ti} = \sum_{i=0}^{n-1} \alpha^{-i} t_{T0} = \frac{t_{T0}}{1 - \alpha^{-1}},$$

где t_{T0} – продолжительность такта для наиболее молодого разряда.

Если продолжительность тактов постоянная, то

$$T_{\text{урав}} = n_{\alpha} t_{T0},$$

где n_{α} – количество разрядов

Выигрыш от применения изменяемой продолжительности тактов уравнивания в сравнении с поразрядным уравниванием с постоянной продолжительностью тактов равняется

$$\gamma_{\text{БИС изм}} = \frac{T_{\text{урав}}}{T_{\text{урав.изм.}}} = n_{\alpha} (1 - \alpha^{-1}) = n_2 \frac{\ln 2}{\ln \alpha} (1 - \alpha^{-1}).$$

В случае если переходные процессы в СС определяются схемной функцией первого порядка [1], то

$$\gamma_{\text{БИС}} = \frac{T_{\text{урав.2}}}{T_{\text{урав}}} = \frac{(n_2 + 1) \ln \alpha}{-\ln(\delta Q + \alpha^{-n_a})},$$

где $T_{\text{урав.пос.2}}$ – время уравнивания для двоичной системы исчисления, δQ – максимальное значение погрешности установления.

Уровень весовой избыточности δQ зависит от типа ИПСИ. Причем, как показано в [1], если $1.8 < \alpha < 2.0$, то для оценки продолжительности такта можно использовать формулу.

$$\delta Q_i = \frac{\sum_{j=0}^{i-1} Q_j - Q_i}{\sum_{j=0}^i Q_j},$$

где Q_j – вес j-го разряда. С ростом n_{α} $\delta Q \approx \frac{2 - \alpha}{\alpha}$.

Таким образом, выигрыш от применения изменяемой продолжительности тактов уравнивания в сравнении с традиционным двоичным уравниванием определяется выражением

$$\gamma_{\text{БИС2}} = \frac{T_{\text{урав.пос.2}}}{T_{\text{урав.изм.}}} = \frac{n_2 (n_2 + 1) (1 - \alpha^{-1}) \ln 2}{-\ln(\delta Q + \alpha^{-n})}.$$

Следует сказать, что предложенное выражение дает возможность оценить лишь потенциальный выигрыш в быстродействии. Реальный выигрыш зависит от многих дополнительных факторов. Наибольшее значение имеет модель распределения весовой избыточности между компаратором и ЦАП. Для значений основы системы исчисления α близких к 2.0 уровень весовой избыточности есть низким, поэтому реальный выигрыш быстродействия уменьшится. Тем не менее, с увеличением уровня весовой избыточности будет возрастать выигрыш. Определение оптимального распределения весовой избыточности зависит от нескольких составляющих, в частности, из ширины статической зоны нечувствительности компаратора, переходной функции схемы сравнения, а также статической погрешности аналоговых узлов.

Для достижения высокой чувствительности схема сравнения (СС) должна содержать пороговый элемент (ПЭ) в виде традиционного компаратора напряжения, устройство выделения разности аналоговых сигналов (УВР) и усилитель разностного сигнала (УР) с нелинейной обратной связью. Для учета влияния шумов к структуре условно введем сумматор сигналов, в котором подмешиваем шум $\Delta A_{ш}$ (композиция теплового, дробового, избыточного, низкочастотного и других шумов, которые учитываются при анализе). Такую обобщенную структуру показано на рис. 3. На выходе УВР формируется разность аналоговых сигналов $\Delta A = A_1 - A_2$. Такой подход разрешает считать, что ПЭ шумов не имеет, а обобщенный эквивалент шума появляется на входе УР.

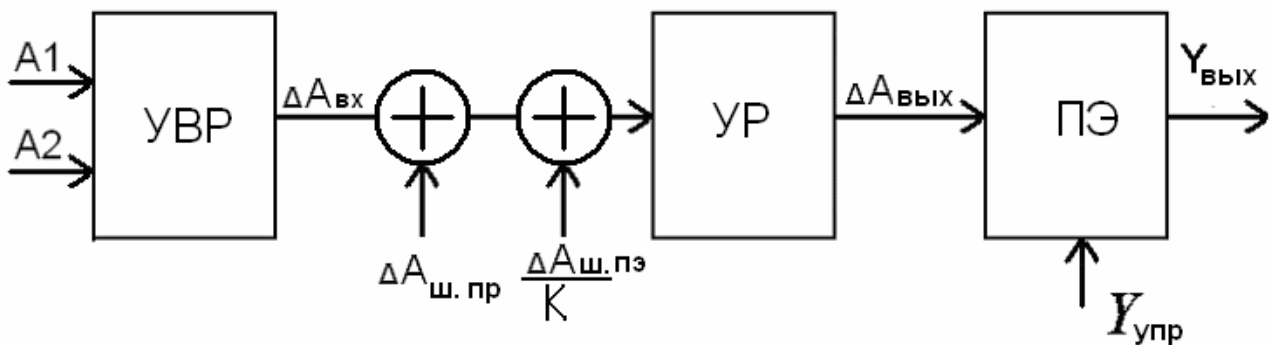


Рис. 3. Высокочувствительная схема сравнения аналоговых сигналов

Время срабатывания СС зависит от уровня входного разностного сигнала. Для большинства современных компараторов (типичным представителем является модель AD8611 фирмы Analog Devices) время срабатывания является постоянной величиной [7]. При условии, что $U_{\max} \geq 5\text{ мВ}$ время срабатывания компаратора есть постоянным $t_{\min} = 4\text{ нс}$, а при $U_{\max} = 1\text{ мВ} \div 5\text{ мВ}$ время срабатывания сильно возрастает. Поэтому для обеспечения надежного срабатывания ПЭ за выделенное время целесообразно задавать такое усиление УР, чтобы $\Delta U_{\text{вых}} \geq 5\text{ мВ}$ тогда время такта уравнивания будет определяться преимущественно динамическими характеристиками УР. Здесь пороговая характеристика компаратора как правило содержит гистерезис и описывается в виде (рис. 4) [12, 13]:

$$y_i = \begin{cases} 0, & \text{при } \Delta A_{\text{ex}} \leq -\frac{\Delta A_{\Gamma i}}{2} - \Delta A_{\text{ш пэ}} \\ 1, & \text{при } \Delta A_{\text{ex}} \geq \frac{\Delta A_{\Gamma i}}{2} + \Delta A_{\text{ш пэ}} \end{cases},$$

где $\Delta A_{\Gamma i}$ – ширина зоны гистерезиса схемы сравнения на i -м такте уравнивания.

Чувствительность количественно можно оценить через зону нечувствительности ($\Delta A'_{\Gamma}$) ССТ зависит от сопротивления обратной связи, но при высоком сопротивлении

увеличивается влияние тепловых шумов

$$\Delta U_{ш} = \sqrt{4kTR\Delta f},$$

где k – постоянная Больцмана, T – температура в Кельвинах, Δf – частотный диапазон.

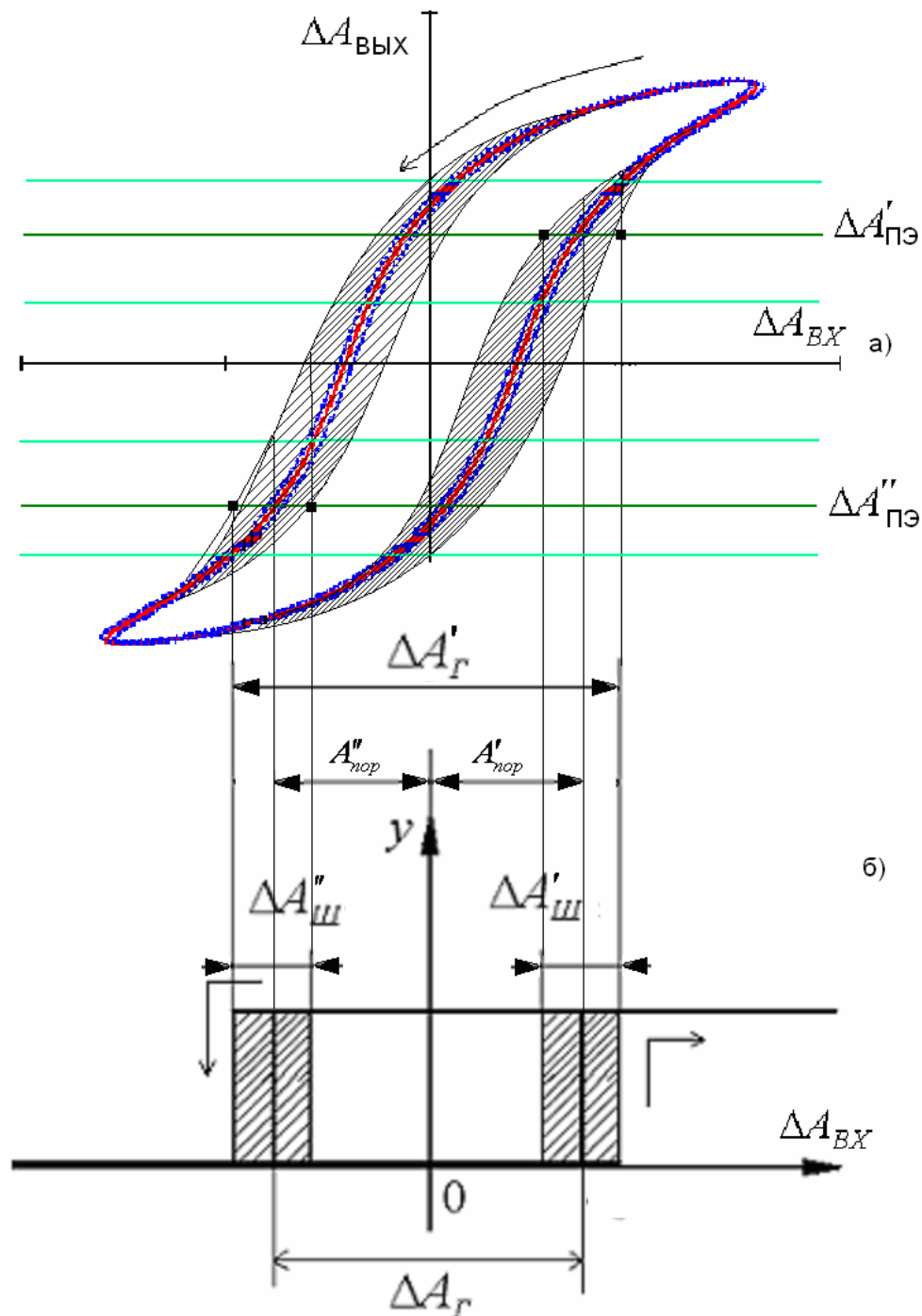


Рис. 4. Пороговая характеристика: а) усилителя, б) схемы сравнения токов (CCT)

На рис. 4 приведена геометрическая интерпретация наложения гистерезиса и шумов усилителя разности на пороговую характеристику компаратора. Графики на рис. 4 построено без учета эффекта смещения нуля (для упрощения). На рис. 4 а) приведен гистерезис, который возникает на выходе усилителя. Ширина гистерезиса $\Delta A_Г$ (зона гистерезиса) определяет зону, в которой значение на выходе компаратора не является полностью

детерминированным. Наличие шумов ухудшает общую чувствительность на $\Delta A_{ш} = \frac{\Delta A'_{ш} + \Delta A''_{ш}}{2}$. Полная зона гистерезиса (зона бесчувственности) с учетом наличия шумов $\Delta A'_Г = \Delta A_Г + \Delta A_{ш}$, причем $\Delta A_Г = A'_{нор} - A''_{нор}$. В данном случае $A'_{нор}$ и $A''_{нор}$ это математическое ожидание минимального превышения (чувствительность) нулевого уровня при переключении соответственно с 0 в 1 и с 1 в 0 при котором происходит однозначный переход из одного логического состояния в другой. Усилитель уменьшает общий гистерезис схемы сравнения сравнительно с гистерезисом порогового элемента в K (коэффициент усиления имеет размерность сопротивления поскольку УР в данном случае является преобразователем ток-напряжение). Шум усилителя прибавляется к шуму компаратора, который уменьшится в K раз. При наличии в усилителе гистерезиса он прибавится к общему гистерезису схемы сравнения. Таким образом ширина зоны гистерезиса схемы сравнения в целом зависит от гистерезисов усилителя и порогового элемента и шумов:

$$\Delta A'_Г = \Delta A_{Г.УС} + \Delta A_{ш} + \frac{\Delta A_{Г.ПЭ} + \Delta A_{ш}}{K},$$

где $\Delta A_{ш}$ – шум на входе усилителя, $\Delta A_{Г.ПЭ}$ – гистерезис порогового элемента.

В рамках выбранной схемы сравнения аналоговых сигналов регулирование коэффициента передачи усилителя осуществляется автоматически. При этом для изменения сопротивления обратной связи в зависимости от ΔI_{ex} , целесообразно использовать свойства вольт-амперной характеристики р-н перехода [14]. Простейшим вариантом реализации нелинейной обратной связи есть использование двух параллельно встречно включенных диодов d1 и d2 (рис. 5 а)).

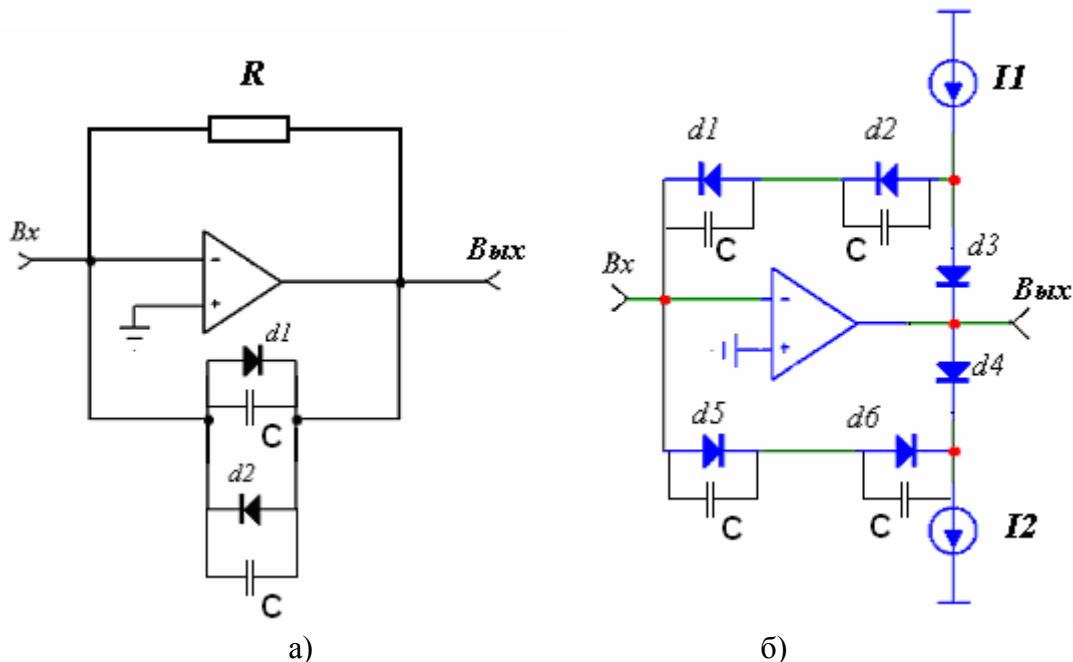


Рис. 5. УР с регулируемым коэффициентом передачи и обратной связью в виде: а) двух встречно включенных диодов, б) диодного моста

Статический режим для первой схемы напряжение на выходе определяется током через диод.

$$U_{\text{вых}} = -\varphi_T \ln\left(\frac{I_{\text{ex}}}{I_0}\right),$$

где I_{ex} – значение входного тока схемы, $\varphi_T = 25 \text{ мВ}$ – термопотенциал, $I_0 = 10^{-15} \text{ А}$ – тепловой ток диода.

Другим вариантом введения нелинейной обратной связи есть использования диодного моста (рис. 5 б)). Заданием токов и количества диодов смещения можно получать разную конфигурацию обратной связи и соответствующую ей передаточную характеристику схемы. Весь входной ток протекает через открытую ветвь обратной связи. Для второй схемы напряжение на выходе определяется как

$$U_{\text{вых}} = -\varphi_T \ln\left(\frac{I_{\text{ex}}^2}{I_0(I_n - I_{\text{ex}})}\right),$$

где I_n – сквозной ток, который задается источниками тока.

Реакция усилителя на элементарное действие (прямоугольный импульс) можно представить функцией первого порядка [15]

$$U_{\text{вых}}(t) = U_{\text{вых}} \left(1 - e^{-\frac{1}{RC}t}\right),$$

С учетом данного выражения можно построить модель динамической передаточной характеристики усилителя с регулируемым коэффициентом передачи.

УПТ с нелинейной обратной связью в виде диодного моста имеет ряд преимуществ при учете наличия шумов. Емкость обратной связи для такого УПТ есть вдвое меньшей. Тем не менее данная схема имеет недостатки. В случае если входной ток I_{ex} превысит уровень тока источников I1 и I2 схема выйдет из рабочего режима. Вместе с тем схема показанная на рис. 5 а) при малых значениях входного тока имеет большую емкость обратной связи. И вдобавок резистор R сложно изготовить в микроэлектронном выполнении, и вдобавок он дополнительным источником шумов, которые имеют значительное влияние на работу схемы сравнения.

Для преодоления приведенных недостатков целесообразно использовать специализированный усилитель тока с внутренней нелинейной обратной связью в виде диодного моста (рис. 6). Чтобы сравнить предложенные схемы было проведено компьютерное моделирование (рис. 7). Переходные характеристики второй схемы (рис. 5 б)) и усилителя разностного тока с внутренней нелинейной обратной связью (рис. 6) круче чем переходная характеристика первой схема (рис. 5 а)). Такая переходная характеристика есть лучшей для построения предложенной схемы сравнения с регулируемой чувствительностью.

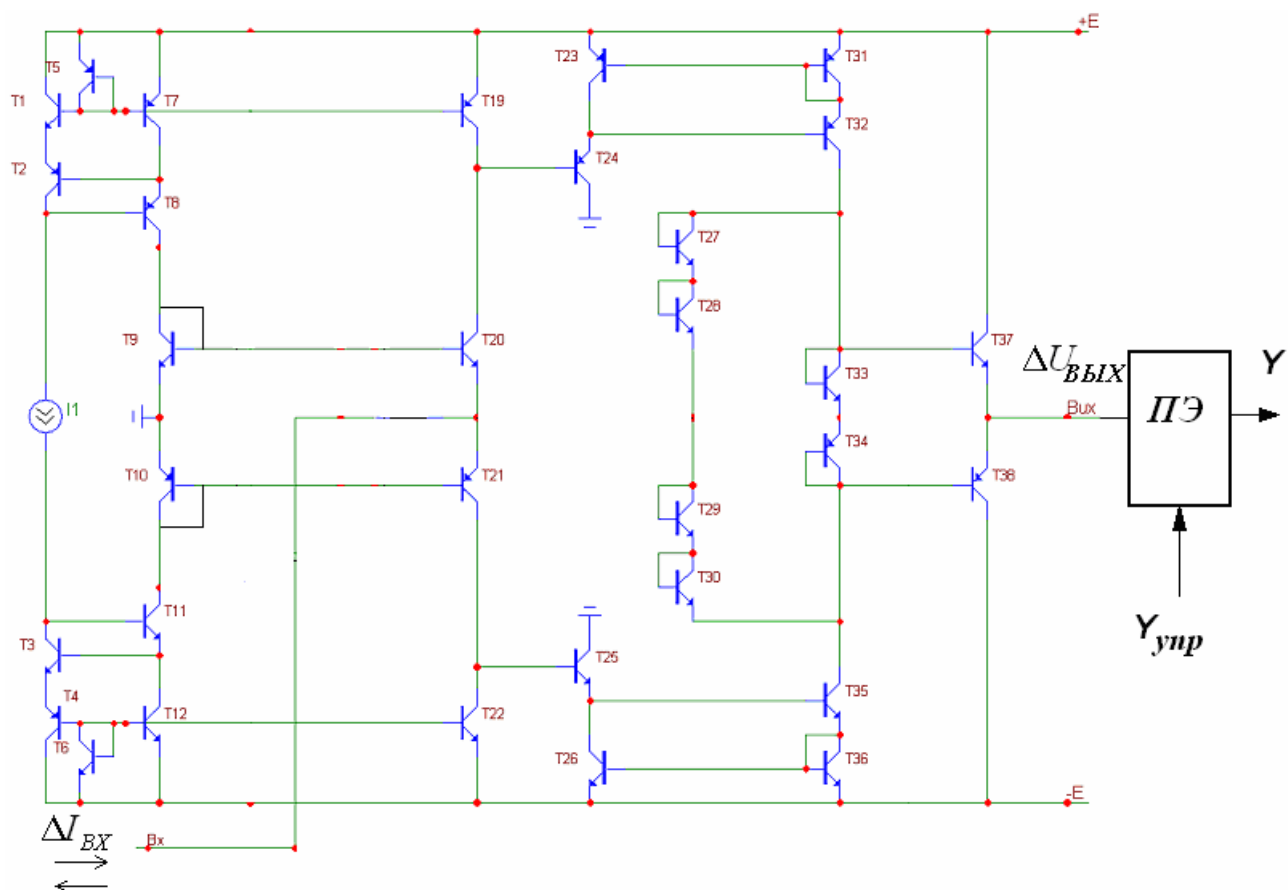


Рис. 6. Усилитель разностного тока с внутренней нелинейной обратной связью

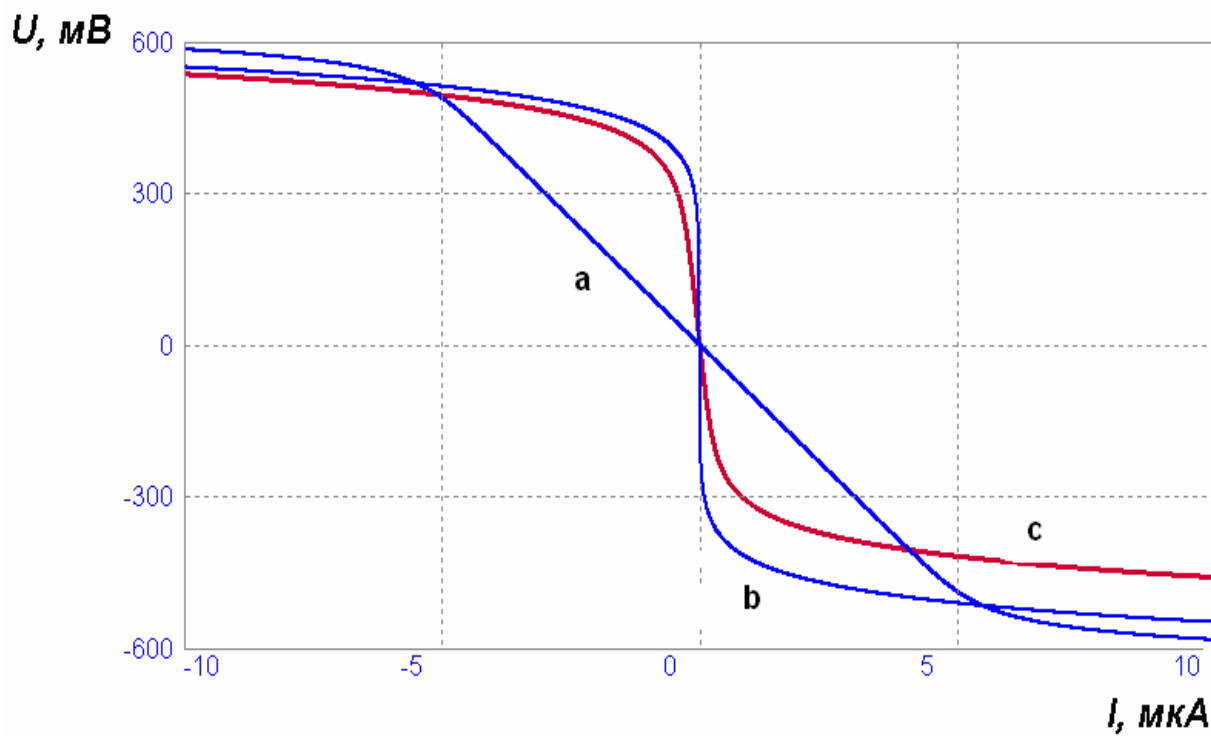
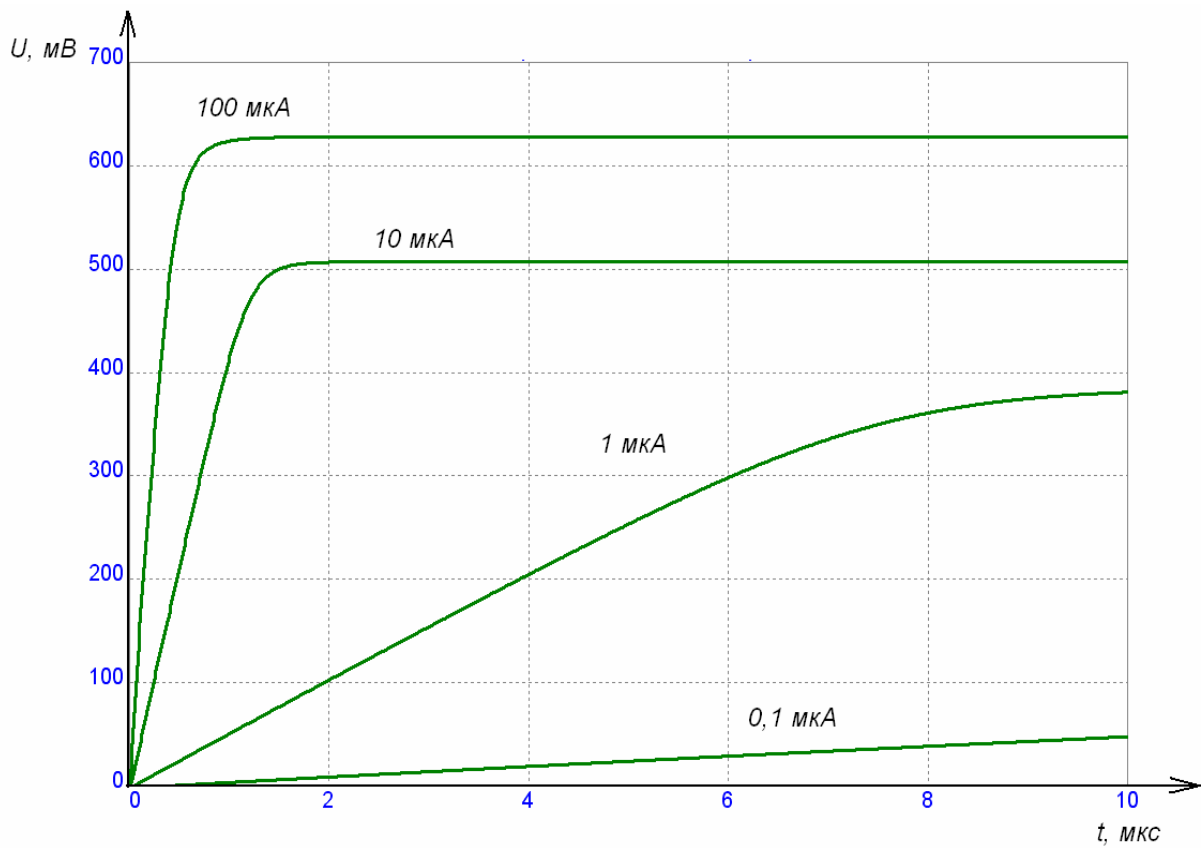
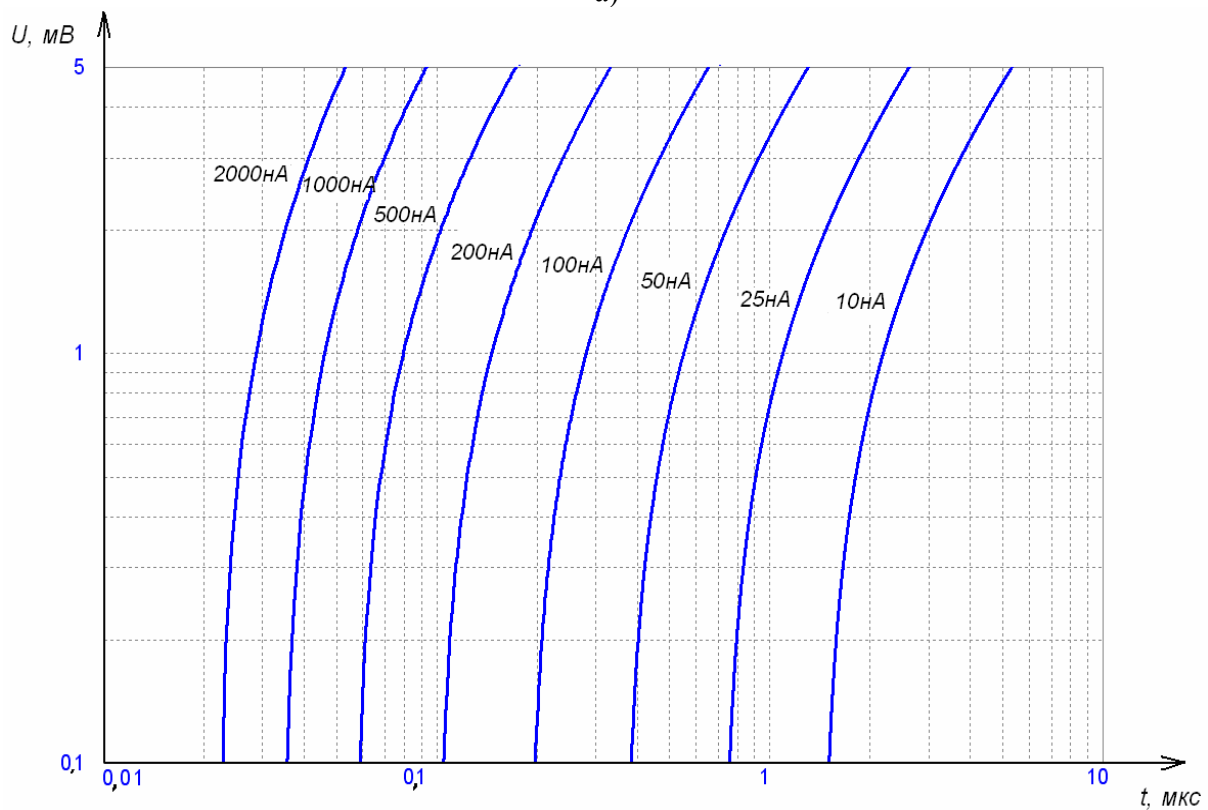


Рис. 7. Переходные характеристики усилителя: а) первая схема, б) вторая схема, в) УПТ с внутренней нелинейной обратной связью



а)



б)

Рис. 8. Переходная характеристика усилителя с регулируемым коэффициентом передачи при разных значениях ΔI_{ex} : а) обычная шкала, б) логарифмическая шкала

Для усилителя на рис. 6 было проведено компьютерное моделирование ССТ с

использованием моделей современных интегральных компонентов серии S700 [16]. Получена форма исходного сигнала усилитель при разных входных $\Delta I_{\text{вх}}$ (Рис. 8). График приведен в логарифмическом масштабе по обеим осям.

Выводы

1. Предложена математическая модель компаратора с регулируемой чувствительностью для быстродействующего многоразрядного АЦП с весовой избыточностью. Модель реализует зависимость чувствительности схемы сравнения от значения разности входных сигналов, зависимость времени срабатывания от уровня чувствительности и влияние шумов на работу компаратора.

2. Предложенный принцип регулирования чувствительности схемы сравнения в АЦП разрешает на старших тактах преобразования иметь низкую чувствительность, а быстродействие высоким. Вместе с тем на младших тактах преобразования чувствительность есть высокой, а быстродействие низким.

3. Доказано, что применение весовой избыточности и принципа регулирования чувствительности схемы сравнения разрешает построить поразрядный аналого-цифровой преобразователь с улучшенными динамическими характеристиками. При этом можно повысить быстродействие поразрядного преобразования на 1 - 2 порядка.

СПИСОК ЛИТЕРАТУРЫ

1. Азаров О.Д. Основы теорії аналого-цифрового перетворення на основі надлишкових позиційних систем числення. Монографія. – Вінниця: УНІВЕРСУМ-Вінниця, 2004. – 260 с.
2. Островерхов В. В. Динамические погрешности аналого-цифровых преобразователей. – Л.: Энергия, 1975. – 176 с.: ил.
3. Захарченко С.М., Азаров О.Д., Харьков О.М. Самокалібровані АЦП із накопиченням заряду на основі надлишкових позиційних систем числення. Монографія / Під заг. ред. О.Д. Азарова. – Вінниця: УНІВЕРСУМ – Вінниця, 2005. – 235 с.
4. Стахов А. П. Фибоначчиевы двоичные позиционные системы счисления // Кодирование и передача дискретных сообщений в системах связи. – М.: Наука, 1976. – С. 155 - 179.
5. Analog-digital conversion / Edited by Walt Kester / Analog Devices Inc. 2004. 1230 pages.
6. B. Greben. Bipolar and MOS analog integrated circuit design. Published 2003 John Wily & sons Technology & Industrial Arts. 912 pages.
7. AD8611 8-Lead, Ultrafast 4 ns Single Supply Comparator. – Режим доступа: <http://www.analog.com/en/prod/0%2C2877%2CAD8611%2C00.html> – Заголовок з екрану.
8. HA-4900 Precision Quad Comparators. – Режим доступа: <http://www.intersil.com/cda/deviceinfo/0,0,HA-4900,0.html> – Заголовок з екрану.
9. TLV-3501 4.5ns Rail-to-Rail, High Speed Comparator in Microsized Packages. – Режим доступа: <http://focus.ti.com/docs/prod/folders/print/tlv3501.html> – Заголовок з екрану.
10. LMH7220 - High Speed Comparator with LVDS Output from the PowerWise® Family. – Режим доступа: <http://www.national.com/pf/LM/LMH7220.html> – Заголовок з екрану.
11. Азаров О. Д., Решетник О.О., Захарченко С.М. Підсилювач з регульованою чутливістю для схеми порівняння струмів // Інформаційні технології та комп'ютерна інженерія. – 2005. – N2. – С. 5 - 13с.
12. Красносельский М.А., Покровский А.В. Системы с гистерезисом. – М.: Наука. Главная редакция физико-математической литературы, 1983. – 272 с.
13. Alexei Pokrovskii. Systems with hysteresis. – Режим доступа: <http://euclid.ucc.ie/hysteresis/node2.htm> – Заголовок з екрану.
14. Степаненко И.П. Основы микроэлектроники: Учебное пособие для вузов. – М.: Сов. радио, 1980. – 424 с.
15. Сигорский В.П., Петренко А.И. Основы теории электронных схем. – К.: Техника, 1967. – С. 469 – 481.
16. 700 Series 20V Bipolar array design manual. – Режим доступа: http://www.arraydesign.com/_count/countdown.cgi?7MANUAL.PDF – Заголовок з екрану.

Азаров Алексей Дмитриевич – д.т.н., профессор, директор института информационных технологий и компьютерной инженерии, заведующий кафедрой вычислительной техники;

Решетник Александр Александрович – аспирант кафедры вычислительной техники.
Винницкий национальный технический университет.